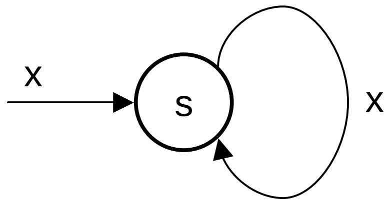
Automaty asynchroniczne

Automaty asynchroniczne nie są taktowane zegarem zewnętrznym. Moment zmian stanu nie jest ograniczony do dyskretnych chwil czasowych, ale odbywa się w sposób ciągły.
Charakterystyczne dla tego typu automatów jest występowanie stanów stabilnych - inaczej stan nie miałby dużego znaczenia praktycznego.

Stan stabilny
Stan automatu jest stanem stabilnym dla danego sygnału wejściowego jeżeli Q(t+1)=Q
Automat może być realizowany jako asynchroniczny jeżeli wszystkie jego stany są stabilne



Automat asynchroniczny może być realizowany jako asynchroniczny układ sekwencyjne.
Można asynchroniczne układy sekwencyjne traktować jak układy synchroniczne z sygnałem taktującym (zegarem) o częstotliwości w granicy dążącej do nieskończoności.

Ćwiczenie
Rozważyć możliwość realizacji jako automatu asynchronicznego następujących automatów:
•Detektora parzystości,
•Automatu wrzutowego
Zastanów się jakie konsekwencje dla praktycznej realizacji i pracy układu ma brak sygnału synchronizującego moment zmian sygnałów wejściowych.

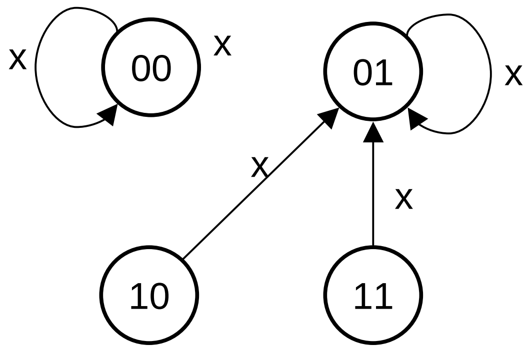
Gonitwy

Zjawisko gonitywy

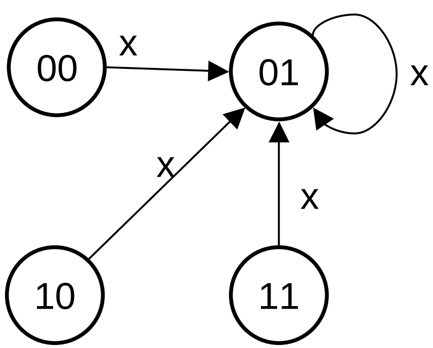
Zjawisko gonitwy w automatach (układach sekwencyjnych) asynchronicznych wynika z braku synchronizacji momentu zmiany stanu dla poszczególnych bitów kodujących stan. Bity zmieniają się w sposób nieskoordynowany co prowadzi niekiedy do losowości następnego stanu

Gonitwa krytyczna. Od tego które bity wygrają zależy stan następny.

Gonitwa nie krytyczna. Niezależnie od wyniku wyścigu bitów stan następny jest taki sam. Różne są tylko ścieżki przejścia



Gonitwa krytyczna.



Gonitwa nie krytyczna.

Jeżeli podczas przejścia ze stanu do stanu więcej niż jeden bit zmienna stanu jest pobudzona powstaje zjawisko gonitwy. Jeżeli więcej niż jedna zmienna ma ulec zmianie nie jesteśmy w stanie przewidzieć która zmieni się pierwsza (wygra wyścig).

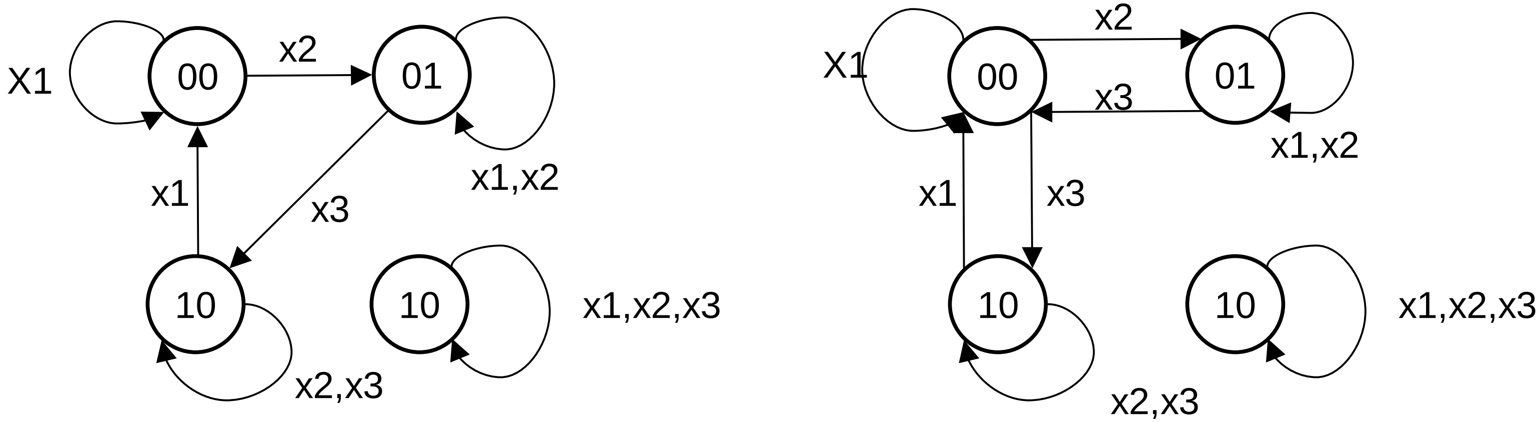
Kodowanie antygonitwowe

Jeżeli każda para stanów sąsiednich zakodowana jest przy pomocy kodów różniących się 1 bitem to kodowanie jest wolne od gonitw.

Ćwiczenie
Dokonać kodowania antygonitwowego następującego automatu

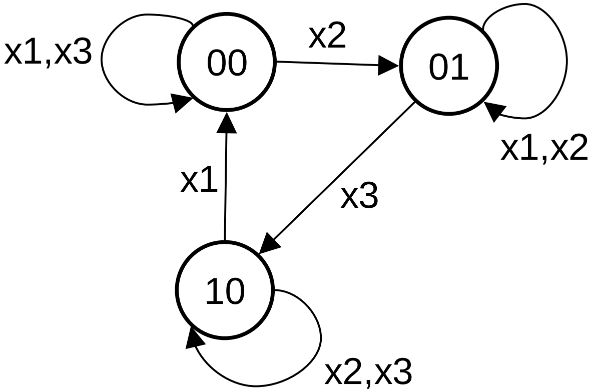
S	X	Y	Z
S1	S2	S5	S1
S2	S2	S3	S1
S3	S2	S3	S5
S4	S4	S4	S1
S5	S5	s5	S5

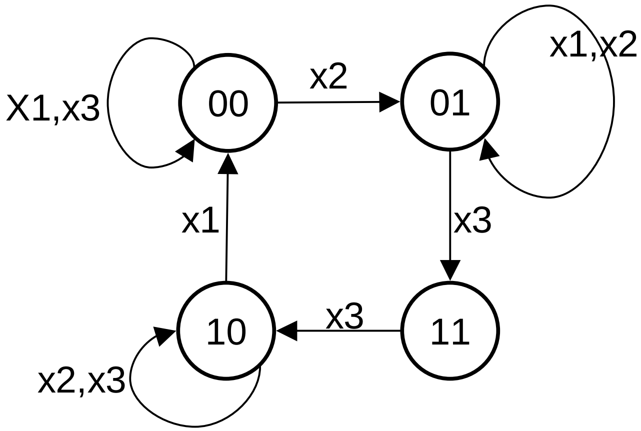
Przejście cykliczne. Czasami konieczna jest modyfikacja automatu przy pomocy stanów pośrednich lub stosowanie przejść cyklicznych



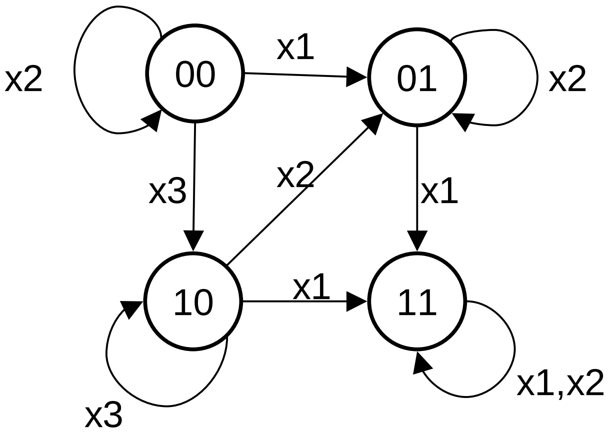
Kodowanie antygonitwowe. C.D.

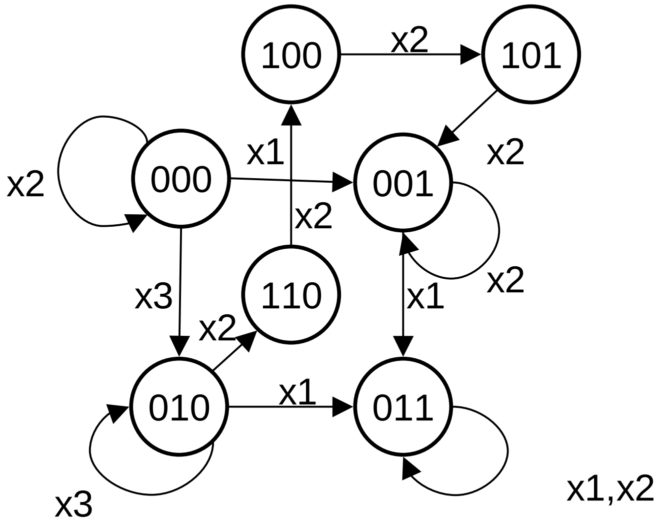
Dodanie stan pośredniego





Przekształcanie grafu automatu do hyperkostki



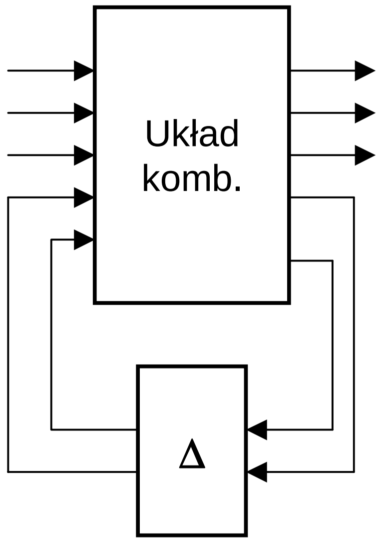


Asynchroniczne układy logiczne

Asynchroniczne układy logiczne są to sieci bramek logicznych nie zawierające żadnych przerzutników taktowanych wejściem zegarowym które dla pewnych kombinacji sygnałów wejściowych mogą przyjmować na wyjściu ‘0’ lub ‘1’ (zależnie od wcześniejszej pracy układu).

Analiza układów asynchronicznych sekwencyjnych często prowadzi do sprzeczności w zasadach algebry boole’a ponieważ nie uwzględnia ona opóźnień czasowych wprowadzanych przez fizyczne bramki.

Rozwiązaniem tego problemu jest wprowadzenie abstrakcyjnego elementu opóźniającego.



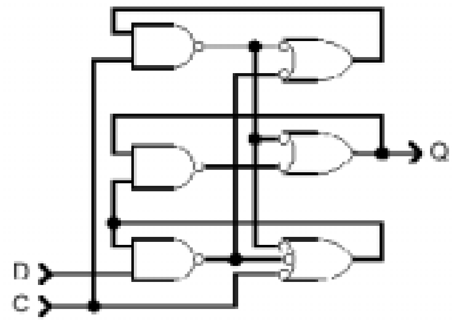
Asynchroniczne układy logiczne. Przykład

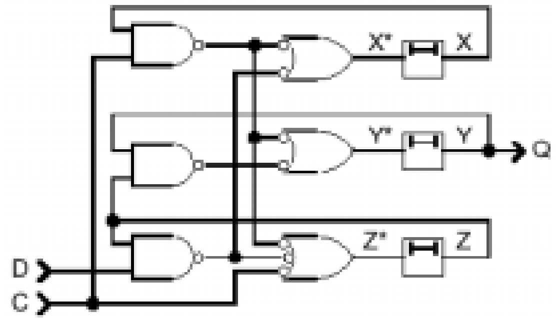
Dla potrzeb analizy i syntezy układów asynchronicznych można traktować opóźnienie jak przerzutnik D

XYZ \ CD	00	01	11	10
000	001	001	000	000
001	001	101	101	000
011	011	111	111	010
010	001	001	000	000
100	001	001	111	111
101	001	101	111	111
111	011	111	111	111
110	001	001	111	111

X*Y*Z*

$$X^* = C \bullet X + D \bullet Z$$
$$Y^* = C \bullet X + Y \bullet Z$$
$$Z^* = C \bullet X + D \bullet Z + C' = X + D \bullet Z + C'$$



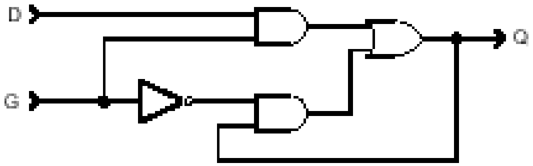


Asynchroniczne układy logiczne. Analiza.

Przeprowadzenie dokładniej analizy asynchronicznego układu sekwencyjnego wymaga rozważenia jako zmiennych stanu wszystkich węzłów wewnętrznych układu.

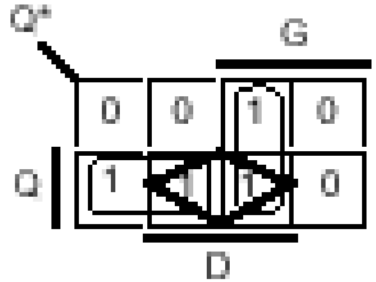
Przykład. Przerzutnik Latch

Analiza uproszczona



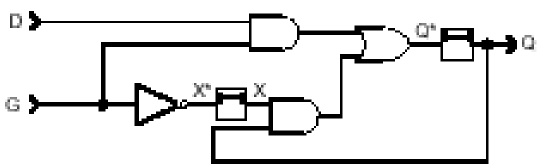
$$Q^* = D \bullet G + G' \bullet Q$$

	GD			
Q	00	01	11	10
0	0	0	1	0
1	1	1	1	0



W realizacji widoczny jest hazard

Dokładniejsza analiza wskazuje na gonitwę krytyczną w układzie



$X^* = G'$ and $Q^* = D \bullet G + X \bullet Q$

	GD			
XQ	00	01	11	10
00	10	10	01	00
01	10	10	01	00
11	11	11	01	01
10	10	10	01	00
	X*Q*			

Realizacja wolna od gonitwy