

# Triggers (*polish: przerzutniki*)

Układy logiczne można podzielić na dwie grupy:

1. Układy kombinacyjne (omawiane wcześniej)
2. Układy sekwencyjne - mają zdolność do zapamiętywania stanów logicznych

Przerzutnik ma dwa wyjścia: Q i  $\sim Q$  (negacja Q) – oznaczenie na schematach:  $\overline{Q}$

Przerzutnik może mieć następujące wejścia:

- zegarowe (oznaczane CLK - synchronizujące)
- informacyjne
- programujące: S-Set (ustaw) i R-Reset (kasuj)

Przerzutnik nie posiadający wejścia zegarowego (synchronizującego) nazywamy **asynchronicznym**.

Są 4 zasadnicze typy przerzutników:

- **RS synchroniczny** i **RS asynchroniczny** jest podstawowym elementem sekwencyjnym oraz jądrem budowy innych przerzutników
- **JK** - jest najbardziej uniwersalny element sekwencyjny
- **D**

**Przerzutniki synchroniczne:**

**Przerzutniki te tylko w obecności impulsu zegarowego zmieniają swój stan. Przerzutniki w zależności od typu zmieniają swój stan przy sygnale:**

- 0->0 - oznacza stan niski
- 1->1 - oznacza stan wysoki
- 0->1 - oznacza zbocze narastające (przerzutnik RS, D)
- 1->0 - oznacza zbocze opadające (przerzutnik JK)

## Asynchroniczny przerzutnik RS

Buduje się go z bramek NOR. Schemat wygląda następująco:

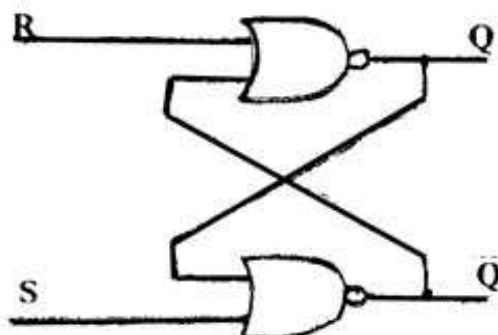
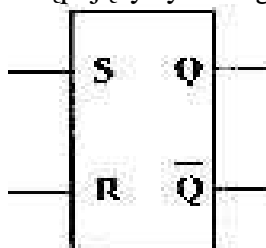


Tabela prawdy:

R	S	Q(n)	Q(n+1)
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	Stan zabroniony
1	1	1	Stan zabroniony

Przerzutnik asynchroniczny RS ma następujący symbol graficzny:



$Q(n+1)$  oznacza stan w chwili następnej,  $Q(n)$  oznacza stan w chwili poprzedniej.

Wejście R ustawia pamięć przerzutnika na "0", S ustawia pamięć przerzutnika na "1",

$R=0 \wedge S=0$  odtwarza stan poprzedni.

Stan  $R=1 \wedge S=1$  jest stanem wzbronionym, ponieważ gdyby  $R=S=1$  to  $Q=\sim Q$  z tego wynika, że  $R*S$  musi być różne od 1.

# Synchroniczny przerzutnik RS

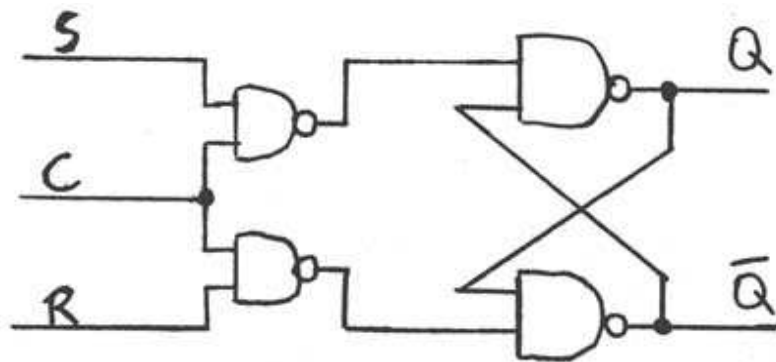
Buduje się go z bramek NAND.

Przerzutnik aktywowany jest zboczem narastającym sygnału C (CLOCK) (0->1)

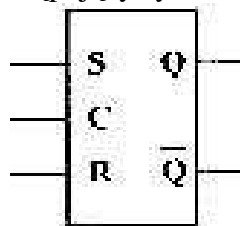
Różni się on od asynchronicznego RS tylko dodatkowym wejściem zegarowym.

Wejście zegarowe podłączamy do przerzutnika dwoma bramkami NAND do wejścia R i S.

Schemat wygląda następująco:



Przerzutnik asynchroniczny RS ma następujący symbol graficzny:



Wykres czasowy:

